

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04088571 A**

(43) Date of publication of application: **23.03.92**

(51) Int. Cl

G06F 15/62

H04N 1/41

(21) Application number: **02204795**

(71) Applicant: **CANON INC**

(22) Date of filing: **31.07.90**

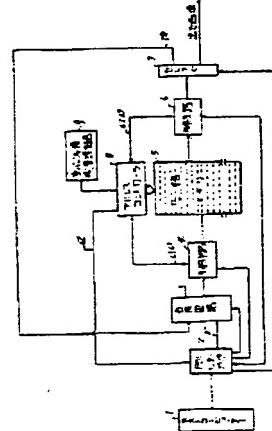
(72) Inventor: **ISHIDA YOSHIHIRO
KAWAMURA NAOTO**

(54) PICTURE PROCESSOR

(57) Abstract:

PURPOSE: To enable various picture processings by using compressed data by extending stored compressed data, converting the one part corresponding to command data and detecting the amount of picture data compressed again.

CONSTITUTION: A PDL interpreter (PDLP) 2 reads out the data of a block raster including a picture part to be changed by a PDL command from a compression memory (CM) 5, a decodes the data and simultaneously outputs the decoded data to a synthesizer 3. The PDLP 2 controls the synthesizer 3, and the decoded data is inputted and stored in a buffer. The PDLP 2 overwrites new data to be generated by a command in the relevant area of the block raster completely fetching the decoded data. Afterwards, the relevant block raster area is compressed again, and the data is stored in the relevant position of the CM 5 again. When all the data can not be completely stored in the area for block raster of the CM 5, an empty buffer area managing circuit 9 calculates the position of the area for block raster of the CM 5 to continuously store the remaining data.



COPYRIGHT: (C)1992,JPO&Japio

BEST AVAILABLE COPY

This Page Blank (uspto)

Japanese Laid-Open Patent Application No. 88571/1992
(Tokukaihei 4-88571) (Published on March 23, 1992)

(A) Relevance to claim

The following is a translation of passages related to claims 1, 3, 4, 7 and 10 of the present invention.

(B) Translation of the relevant passages

2. CLAIMS

(1) An image-processing apparatus comprising:

means for storing compressed image data;

processing means which decompresses one portion of the compressed image data stored in the storing means, and converts at least one portion of the decompressed image data to image data converted in accordance with command data from a host; and

detection means for detecting the amount of image data compressed by the processing means.

(2) The image-processing apparatus according to claim (1), wherein the compressed image data is image data that consists of a plurality of pixels and is compressed with a variable length on a block basis.

(3) The image-processing apparatus according to claim (1), wherein one portion of the compressed image data is compressed image data that corresponds to an predetermined area greater than a unit block to be compressed.

(4) The image-processing apparatus according to claim (3), wherein said processing means is a means for carrying out a decompressing process, an editing process and a recompressing process for each of the predetermined areas, and...

[PRIOR ART]

This Page Blank (uspto)

Here, there are ever-increasing demands for taking color natural image data into a computer and for carrying out various processes and communications thereon. One of the coding systems is a variable length coding system called ADCT system.

[MEANS TO SOLVE THE PROBLEMS]

In the case when such a PDL system is used on the above-mentioned compressed memory, since the PDL system itself is formed based upon the concept of overwriting (that is, the concept in which new data is overwritten on old base data), the following problems arise:

- 1) Among 8 x 8 blocks of ADCT, those blocks having combined images need to be updated;
- 2) Because of the variable length coding system used as the compression system, in the case when another image data is superposed on a portion having a base image, the addresses to be superposed are not constant; and
- 3) The total code length of combined new image data is varied depending on the image quality.

Because of these, it has been considered that the application of the PDL to the compressed memory is difficult.

[EMBODIMENTS]

In Fig. 1(a), reference numeral 3 represents a combining device for combining base data with the new image data formed by the PDL interpreter.

Upon receipt of a PDL command of post script from the host computer 1, the PDL interpreter 2 discriminates a portion of the image to be changed by the command, and reads data in a block cluster including the corresponding

This Page Blank (uspto)

portion successively from the compressed memory 5, and controls the address controller 8 and the decoder 6 so as to make a decoding output.

5 The decoding data from the decoder 6 is inputted and set in the buffer. With respect to the block cluster in which the decoding data has been taken, the PDL interpreter 2 overwrites new data generated by the command on an area corresponding to the pixel position of this block cluster. Upon completion of the writing of the data 10 corresponding to the block cluster, the combining device 3, the compressor 4 and the address controller 8 are controlled so that the block cluster area is again compressed by the compressor 4, and re-stored in the corresponding position of the compressed memory 5.

15 With respect to the 510th block cluster, it has an amount of code that is longer than the average code length, and exceeds one block cluster compressed memory area that is set for each data amount of the average code length; therefore, this is stored by using a plurality of 20 the areas. In particular, for example, with respect to the 7th block cluster, the data exceeds the amount of two areas, and three areas are used to store the data.

25 The data, thus overwritten on the base data, is again transferred to the coding device 4, and compressed. The compressed data is outputted from the coding device 4 to the compressed memory 5, and stored therein.

Moreover, in the case when the data is not completely stored in the memory area of the corresponding block cluster within the compressed memory, the counter 64

Page Blank (uspto)

1. This page is blank and contains no information.
2. It is a placeholder for the page number and date.
3. It is a standard page used in patent applications.

generates a count-up (carry) signal 76 so as to reset itself. In this case, the count-up signal 76 activates the empty buffer area managing circuit 9 of Fig. 1(a) so as to obtain a position of a block cluster memory area on the compressed memory in which the rest of the data is to be successively stored.

[EMBODIMENT 2]

In this manner, when a process is carried out for every considerable number of commands with several accumulated instructions, temporarily stored in the buffer, it is possible to reduce the number of decoding and re-coding processes, and consequently to reduce the corresponding degradation in the image quality.

In the present embodiment, upon application, the compressed memory is divided into fixed length blocks, each having a capacity of the average code length corresponding to a block cluster, and reproducing, converting and re-coding processes are carried out on the basis of this block cluster. A means which, during the decoding process, detects whether or not the code length in question exceeds the fixed block length is installed, and a means which manages empty fixed blocks within the compressed memory is installed; thus, with respect to the code of the block cluster which has an amount of code that exceeds the fixed block length, its data is maintained in a plurality of the fixed-length blocks in a bridging manner. Thus, the application of the PDL on the compressed memory is easily made.

In other words, by using the compressed memory so as to edit and process image data, it is possible to cut down

This Page Blank (uspto)

costs greatly, as compared with the case in which a memory having a sufficient data capacity for maintaining actual data is used.

Moreover, the compressed memory is divided into fixed length blocks, each having a capacity of the average code length corresponding to a block cluster, and used, and reproducing, converting and re-coding processes are carried out on the basis of this block cluster. A means which, during the decoding process, detects whether or not the code length in question exceeds the fixed block length is installed, and a means which manages empty fixed blocks within the compressed memory is installed. With respect to the code of the block cluster which has an amount of code that exceeds the fixed block length, its data is maintained in a plurality of the fixed-length blocks in a bridging manner. The above-mentioned compression method using the variable length coding system makes it possible to easily carry out editing operations on images.

Here, the compression system is not intended to be limited to the ADCT system, and other systems, such as orthogonal conversion coding, prediction coding and runlength coding systems, may be used.

This Page Blank (uspto)

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

平4-88571

⑬ Int.Cl.³

G 06 F 15/62
H 04 N 1/41

識別記号

320 A
Z
C

庁内整理番号

8125-5L
8839-5C
8839-5C

⑭ 公開 平成4年(1992)3月23日

審査請求 未請求 請求項の数 5 (全12頁)

⑮ 発明の名称 画像処理装置

⑯ 特願 平2-204795

⑰ 出願 平2(1990)7月31日

⑱ 発明者 石田 良弘 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑲ 発明者 河村 尚登 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑳ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

㉑ 代理人 弁理士 丸島 優一 外1名

明細書

1. 発明の名称

画像処理装置

2. 特許請求の範囲

1) 圧縮された画像データを記憶する手段と、前記記憶手段に記憶された圧縮画像データの一部を伸張し、伸張された画像データの少なくとも一部をホストからのコマンドデータに応じて変換された画像データに置換し、再度圧縮する処理手段と、

前記処理手段により圧縮された画像データの量を検知する検知手段とを有することを特徴とする画像処理装置。

2) 前記圧縮された画像データは、複数の画像から構成されるブロック単位に可変長で圧縮された画像データであることを特徴とする請求項第1)の画像処理装置。

3) 前記圧縮画像データの一部は圧縮される単位

(3) 前記圧縮画像データの一部は圧縮される単位

ブロックより大きい所定の領域に対応する圧縮領域と、本発明は画像データを画像圧縮処理する画像処理装置に関するものである。)

項記載の画像処理装置。

(4) 前記処理手段は、前記所定の領域毎に伸張、編集処理、再圧縮を行なう手段であって前記所定の領域の圧縮画像データを伸張する伸張器と、前記所定の領域の伸張された画像データを保持する手段と、該データ保持手段上に前記別の画像データを上書きする手段と、該バッファに保持されているデータを再圧縮する圧縮器と、前記保持手段、圧縮器、圧縮メモリ、復号器間のデータの流れを制御する制御手段とにより構成されることを特徴とする請求項第(3)項記載の画像処理装置。

(5) 上記検知手段により検知された画像データの量が所定の量を越える場合に、該画像データを格納するためのメモリ領域を変化させることを特徴とする請求項第(1)項記載の画像処理装置。

3) 発明の詳細な説明

(1) [発明の利用分野]

本発明は画像データを画像圧縮処理する画像処理装置に関するものである。)

〔従来の技術〕

画像記録装置、例えばサーマルプリンターやインクジェットプリンター、レーザーヒームプリンターは従来主として記録端末、即ちヒントマノブメモリーを有する白黒プリンターとして使用されていた。しかしながら近年の半導体メモリーの大容量化、高機能LSIの開発、コンピュータ技術の進歩によりフルカラー画像の高精細記録としての使用が高まって来ている。

一方、カラー自然画像データをコンピュータに取り込み、各種処理や通信を行おうとする要求が高まって来ている。そのための符号化方式の1つにADCT方式と呼ばれる可変長符号化方式があり、画像電子学会誌 Vol.18 No.6 pp398~407に記載されている。

このADCT方式を前述の画像記録装置の画像メモリーとして用いた場合、フルカラーの自然画像を、通常原始データ（非圧縮データ）で持つより1:10~1:20のメモリ容量で読み、記録装置の総合コストを大幅に下げる事が可能となり、極め

て有益である。

一方、通常コンピュータに接続した記録装置として使用する場合、標準化されたページ記述言語（PDL）を用い、買った記録装置間でデータの互換性を持たせる事が普通である。これは各社の買った仕様のプリンター又はコンピュータを共通の言語により互換性を持たせ、特定のコンピュータと特定のプリンターしか接続できないという欠点を無くそうとするものである。この様な記述言語として例えばPost Script等がある。

〔発明が解決しようとしている問題〕

この様なPDLを前述の圧縮されたメモリ上で使用する場合には、PDL自体がオーバライトの書きで作られたものであり（即ち、古い下地データの上に新しいデータを上書きするという書き）、以下の点で問題がある。

- 1) ADCTの8×8のブロック内で画像が合成されたブロックは、新しい符号データに更新する必要がある。
- 2) 圧縮方式が可変長符号化故、下地の画像のあ

る部分に、別の画像データを重ねようとした場合、その重ねるアドレスが一定しない。

3) 合成した新しい画像データの蛇行長が画面によって変化する。

これから圧縮メモリ上にPDLを使用する事は困難であるとされていた。

そこで本発明は、上記欠点を除去し、圧縮データを用いて多様な画像処理を行うことのできる画像処理装置を提供することを目的とする。

〔課題を解決するための手段及び作用〕

上記課題を解決するため本発明の画像処理装置は、圧縮された画像データを記憶する手段と、前記記憶手段に記憶された圧縮画像データの一部を伸張し、伸張された画像データの少なくとも一部とホストからのコマンドデータに応じて変換された画像データに置換し、再度圧縮する手段と、

前記処理手段により圧縮された画像データの量を感知する検知手段とを有することを特徴とする。

〔実施例〕

第1図(a)は本発明の特徴を最も良く表わす因

面であり、同図に於いて、1はPDL言語のコマンド列を出力するホストコンピュータ、2はホストコンピュータ1より出力されたコマンド列を受け取り、解釈・実行するインタプリタ（以下、PDLインタプリタ）、3は下地のデータと2のPDLインタプリタにより新たに生成された画像データとの合成器、4はADCTによる圧縮を行う圧縮器、5は十分な量のメモリ量毎にブロック化して用いられる圧縮データメモリ、6は復号器、7は復号器6の出力を合成器3へ出力するのか、それとも図示しない記録装置の像形成部等へ出力するかを切り替えるマルチプレクサである。8は圧縮データのリードライトを制御する圧縮メモリのアドレスコントローラである。9はアドレスコントローラ8が圧縮メモリ5内の空き領域を管理するために用いる空バッファ領域管理回路である。

ホストコンピュータ1よりポストスクリプトのPDLコマンドを受けると、PDLインタプリタ2は該コマンドにより変更になる画像部位を判別し、該部位を含むブロックラスターのデータを直次圧縮メ

モリ5より読み出し、復号出力する様にアドレスコントローラ8及び6の復号器を制御する。同時にマルチプレクサ7を制御し、復号器6で復号されたデータを合成器3へ出力させる。PDLインタプリタ2は加えて合成器3をもコントロールし、復号器6よりの信号データを入力し、バッファに蓄える様に設定する。PDLインタプリタ2は信号データの取り込みが完了したプロックラスタに対して、このプロックラスタの画面位置に該当する領域に前述のコマンドにより生成される新データを上書きする。該プロックラスタ領域に該当するデータを書き終えると、再度該プロックラスタ領域を圧縮器4にて圧縮し、圧縮メモリ5の該当位置に格納し直す様に合成器3、圧縮器4及びアドレスコントローラ8をコントロールする。以上の手順を必要となるプロックラスタ全てに亘り繰り返し実行するものである。

第1図(b)は上記第1図(a)のインターフェース部を含むシステム全体の構成を示す図であり、1はホストコンピュータ、101は第1図(a)に示す

独立に接続させるものである。また同じく25もセレクタであり、前述8ラインバッファ21、22、23のうちの一つを選択出力するものである。セレクタコントローラ26はPDLインタプリタ2とバッファの切り替えタイミングを交信する。即ち、PDLインタプリタ2が新しいバッファに対してデータを書き込みたい旨要求信号を出すと、セレクタコントローラ26は8ラインバッファの21、22、23を要求信号が来るたびに21→22→23→21→…の順に切り替えて信号線群27と接続する。同時に22→23→21→22→…の順に切り替えて信号線群28と接続し、次にPDLインタプリタ2により上書きされるプロックラスタの下地となるデータを複合して蓄える。また同時にセレクタ25を制御して23→21→22→23→…の順に切り替えて下地データ上にPDLインタプリタからの上書きが完了したデータを符号器(圧縮器)4へ出力する。30はアドレスコントローラであり、復号器からの走査同期信号(HSYNC)と画面同期(PXCLK)をPDLインタプリタからのデータ出力アドレス及び

インターフェース部、102は出力信号の制御を行う出力コントローラ、103は出力画像を表示するディスプレイ、104は例えば出力画像を公用回線やローカルエリアネットワークを通じて送信するための送信装置、105は感光体上にレーザービームを照射して潜像を形成し、これを可視画像形成するレーザービームプリンタ、106はオペレータが所望の画像出力をを行うために出力先の設定等を行う操作部である。

第2図は、第1図(a)の3に示される合成器の構成例である。21、22、23は各々8本のラスター・バッファより成り、各々がプロックラスター本分の復号済データを保持できる容量を有している。24はセレクタであり、2のPDLインタプリタからの出力データ27と6の復号器により復号されてセレクタ7を経由して入力されている信号データ28とを、PDLインタプリタ2によりコントロールされるセレクタコントローラ26により出される信号29に基づき、前述21、22、23の8ラインバッファのいずれかの相異なる8ラインバッファにそれぞれ

符号器からの走査同期信号、画面同期信号を入力し、それぞれ復号器より復号されてきた画面データの当該8ラインバッファ上の出力アドレス、PDLインタプリタからのデータを上書きする画面データの当該8ラインバッファ上の出力アドレス及び符号器へ符号化されるべく出力される画面データの当該8ラインバッファ上の出力アドレスを生成し、セレクタコントローラ26からのセレクト信号に従って、それぞれ3組の8ラインバッファの相異なるいずれか1つづつに出力される。第3図はアドレスコントローラ30の構成例である。31は復号器からの走査同期信号(HSYNC)をカウントするカウンタであり、32は復号器からの画面同期信号(PXCLK)をカウントするカウンタである。32はそのカウントを一走査線内の主走査方向の位置に対応するアドレスを出力し、31はそのカウントを一ラスタブロック内の各走査線の先頭の画面のアドレスの上位ビットを出力し、31の出力を上位ビットとして32の出力をそれに続く下位ビットのアドレス信号線として用いることで、復号器から

の出力データの8ラインバッファ上での格納アドレスを生成している。また、カウンタ32は走査同期信号(HSYNC)によりリセットされるものである。同様に、33、34は符号器からの同期信号をうける。カウンタ33は符号器からの走査同期信号(HSYNC)をカウントし、カウンタ34は符号器からの画面同期信号(PXCLK)をカウントし、31、32と同様に符号器へ出力するデータの該当8ラインバッファ上での格納アドレスを生成している。セレクタ35、36、37はそれぞれ復号器から復号されてきたデータを格納すべき8ラインバッファを21、22、23の中からセレクタコントローラ26からのセレクト信号によって選択して、カウンタ31、32により生成されたアドレスを出力するセレクタ、符号器へ保持しているデータを出力すべき8ラインバッファを21、22、23の中からセレクタコントローラ26からのセレクト信号によって選択して、カウンタ33、34により生成されたアドレスを出力するセレクタ及びPDLインタブリクより出力されて来たアドレス信号を上書きされるべき下記データ

す如く圧縮メモリは8KByte毎に各プロックラスターに対する圧縮メモリ領域を設定してある。

第5図は、第4図で示す圧縮メモリに実際に保持されているデータの様子を表現している。第5図の各プロックは第4図の各プロックラスターのデータ領域と同一のもので、平均符号長毎に各プロックラスターに対する圧縮メモリ領域を設定していることを明示して表現している。斜線で表現されている部分が実際に各プロックラスターに対する符号を格納してある領域を示している。第5図において、單一画像の第2プロックラスター、第4プロックラスター、第7プロックラスター、第10プロックラスター、…、第506プロックラスター、第510プロックラスターに関しては、平均符号長よりも長い符号量となっており、平均符号長のデータ量毎に設定されているプロックラスター圧縮メモリ領域の1本におさまりきらざる複数の領域を用いて格納されている。特に第2、7プロックラスターに関しては、2本目の領域を用い、それでも収まりきらず、3本の領域を用いて格納している例となっている。

タを保持する8ラインバッファを21、22、23の中からセレクタコントローラ26からのセレクト信号によって選択して出力するセレクタである。

かくして下記データ上に上書きされたデータは、再度4の符号器へ転送され圧縮される。圧縮されたデータは符号器4より圧縮メモリ5へ出力され格納される。

第4図は圧縮メモリ上の各プロックラスターに対する圧縮データの格納位置を表わしている。例として最大4096×4096画素、1画素3バイト(1バイト/色)でなる画像を扱うものとする。この最大画像は48MByteの容量をもつ。符号器4による圧縮比を1/12に設定してあるとすると、プロックラスターは各プロックが8×8画素単位で構成されて圧縮されている。よって最大サイズの画像は512×512のプロックで構成される。最大サイズの画像は約4MByteの容量に圧縮され、各プロックラスター当たりの平均符号長は8KByteとなる。本実施例では各プロックラスター当たりのメモリ容量として平均符号長のデータ量を想定し、第4図で示す

第6図は第1図のアドレスコントローラ8に示すアドレスコントローラ及び空バッファ領域管理回路9の構成を示す。61はプロックラスターの同期信号をカウントするカウンタであり、圧縮メモリ4の各プロックラスターの領域をアクセスするためのカウント値を示す。PDLインタブリク62により書き替えられるプロックアドレスに対応する信号線62を経て61のカウンタの初期値としてセットされ、符号器4からのプロックラスター同期信号63をカウントする。64はプロックデータの転送クロックをカウントするカウンタであり、符号器4からのバイト毎の転送クロック65をカウントし、カウント値で当該プロックラスターデータ内のどの位置に格納するかを示している。64は符号器4のプロックラスター同期信号でリセットされる。また64は圧縮メモリ内の当該プロックラスター用のメモリ領域にデータを格納しきれない場合にはカウントアップ(キャリヤー)信号66を発生し自分自身をリセットする。この場合はカウントアップ信号66により第1図(a)9の空バッファ領域管理回路

を起動して残りのデータを引き続き格納すべき圧縮メモリ上のプロツクラスタ用メモリ領域の位置を得る。 66は61と同様プロツクラスタの同期信号をカウントするカウンタであり、PDLインタブリタ62により上書きされる画素位置を含むプロツクラスタの中の最初のプロツクラスタ番号が初期カウントしてセットされ、以降復号器よりのプロツクラスタ同期信号67をカウントし、カウント値により圧縮メモリ内の第何プロツクラスタの領域をアクセスするかを示す。68は64と同じくデータの転送クロックをカウントするカウンタであり、復号器からのバイト毎の転送クロックをカウントし、カウント値で当該プロツクラスタデータ内のどの位置を読み出すかを示している。68は復号器のラスター同期信号でリセットされる。また68は圧縮メモリ内の該当プロツクラスタ用のメモリ領域いっぱいにデータを読み出しても、該プロツクラスタのデータを全ては読み出せていない場合にはカウントアップ(キャリー)信号73を発生し、自分自身をリセットする。この場合はカウント

用プロツクラスタメモリ領域のアドレスを信号線81に出力する。と同時にセレクタ83の選択切替信号87及びラッチ84のラッチタイミング信号88を出力する。信号線81に出力した拡張領域用プロツクラスタメモリ位置は、信号87によるタイミングでセレクタ83で選択出力され、信号線88のタイミングでラッチ84に保持され、以降の画像データの読み出しアドレスの上位アドレスとして用いられる。

第7図に画像メモリ空バッファ領域管理回路9の詳細な構成を示す。バッファ読み書き制御回路90は信号76を入力すると信号102をフラグバッファ91へ出力する。フラグバッファ91は第8図に示す様な、拡張空き領域プロツクラスタの数分のバッファとなっており、同図では各1ビットよりなる512個のセルより構成されている。各セルはそれぞれ第4図に示される画像メモリの第0拡張(プロツクラスタ)領域～第511拡張(プロツクラスタ)領域に対応しており、“1”で対応する拡張領域が空き領域であることを示し、“0”で既使用中

アップ信号73により第1図9の空きバッファ管理回路を起動して、残りのデータを引き続き読み出すべき圧縮メモリ上のプロツクラスタ用メモリ領域の位置を得る。9の空きバッファ領域管理回路はプロツクラスタの転送クロックをカウントするカウンタ64よりのカウントアップ(キャリー)信号76により起動を受けると、書き込み中のプロツクラスタの画像メモリ内の拡張用プロツクラスタメモリ領域のアドレスを信号線80に出力する。と同時にセレクタ78の選択切替信号74及びラッチ79のラッチタイミング信号75を出力する。信号線80に出力した拡張領域用プロツクラスタメモリ位置は、信号74によるタイミングでセレクタ78で選択出力され、信号線75のタイミングによりラッチ79に保持され、以降の画像データの格納アドレスの上位アドレスとして用いられる。同時に9の空きバッファ管理回路は転送クロックをカウンタ68よりのカウントアップ(キャリー)信号73により起動を受けると、読み出し中のプロツクラスタの画像メモリ内の拡張

領域であることを示している。バッファ91は信号102を受けると、保持する512ビットの情報を各々98-0～98-511より成る信号98へ出力する。ソータ92は信号98の入力を受け、98-0～98-511の中で“1”である信号線のうち最も順番の若いものを選び出し、その順番の信号のみを“1”として、その他のを“0”として出力する512入力512出力の回路である。ソータ92の構成例を第9図に示す。ソータ92の出力信号99はエンコード93においてその“1”である信号線の順番を9ビットの2進数にエンコードされて9ビットより成る信号80として出力される。エンコード93により出力された信号80は2進表現で拡張領域の位置を示しており、94の拡張プロツクラスタアドレスバッファの中に取り込まれる。バッファテーブル94は第11図に示される様なテーブルとして構成され、信号86で入力された拡張用のプロツクラスタアドレスを90よりバッファテーブル94のアクセス位置として信号101より受け、該当位置に信号80の内容を取り込むものである。

バッファ読み書き制御回路 90 は信号 73 を入力すると、その時点で読み出し中のプロック番号を信号 82 で入力し、並張ロックアドレスバッファ 94 に対して信号 101 として該プロック番号を出力する。並張ロックアドレスバッファ 98 は信号 101 にて指定される位置の内容を信号線 81 に出力する。信号線 81 は信号 82 で入力された読み出し中のプロックラスタの読みのデータが格納されているプロックラスタバッファの番号を出力している。この信号 81 は同時にデコーダ 96 へも出力される。デコーダ 96 は 9 ビットの 2 進数で表現されている信号 81 を 512 本の信号線 100 に 9 ビットの 2 進数を示す番号の順番の信号のみを "1" として、他の信号を "0" として信号 100-0-100-511 として出力する。95 のフラグバッファ更新回路は、信号 98、99、100 を出力し、書き込みに使われる並張ロックの位置のフラグは "0" とし、読み出される並張ロックの位置のフラグは "1" とするもので、画像メモリの空バッファ領域の使用状態を更新するものであり、第 10 図にその詳細が示さ

る。用いて制御され、またこのマーカーコードを用いることにより、各プロックラスタ毎に独立して符号化及び復号化されている。このマーカーコードに関しては、前述の文献（画像電子学会誌）に説明されている。

〔実施例 2〕

前記、実施例に於いては PDL インタプリタ 2 は、ホストコンピュータ 1 より PDL コマンドを受けると逐次該コマンドにより変更になる画像部位を判定して、該当部位を復号化、書き換え、再符号化する様にしたが、これに限るものではなく、例えば第 12 図に示す如く、イメージバッファ 71 及びコマンドバッファ 72 を用いてホストコンピュータ 1 より受けたた PDL コマンド及びデータを、何命令分かバッファに一旦保持して、あるまとまった数のコマンド毎にそれぞれのコマンドにより変更になる部位を判定して同一プロックラスタに関する書き替えを一度に行う様にする。即ち、復号化マークー当該プロックラスタに関する書き替えを全て実行一再符号化の如くに行ってもよい。

れるものである。

ラッチ 79 及びカウンタ 64 はラッチ 79 の出力が上位アドレス信号、64 のカウント値が下位アドレス信号として組み合わされて圧縮メモリの書き込みデータアドレスとして用いられ、同時にラッチ 84 及びカウンタ 68 はラッチ 84 の出力が上位アドレス信号、68 のカウント値が下位アドレス信号として組み合わされて圧縮メモリからの読み出しデータアドレスとして用いられる。70 の読み書き制御回路は、前記書き込みデータアドレス、読み出しデータアドレス、符号器からのデータ転送クロック 65、復号器からのデータ転送クロック 69 を入力して、前記圧縮メモリからのデータの読み出し、及書き込みのアドレス、タイミングを制御するものである。

符号器、復号器は例えば、米国 C-Cube 社製の CL550 等の LSI を使用すれば同期信号等を調整する回路を必要に応じて付加することにより容易に構成が可能である。

前記プロックラスタの区切りはマーカーコード

この様に、何命令かバッファに一旦保持してあるまとまった数のコマンド毎に処理を行なえば、復号及び再符号化の回数を低減でき、それに伴う画質の劣化の程度を減らし得るという効果を生む。また、ホストコンピュータ 1 に対しての、コマンド行に起因する待ち時間を減らし得るという効果をも生む。

以上の様に本発明の上記実施例によれば、圧縮メモリー内をプロックタスター分の平均符号長程度の容量の固定長プロックに区切って使用し、このプロックラスタを単位に再生、変更、再符号化を行なう。符号化の際に、前記固定プロック長を超える符号長となつたか否かを検知する手段、及び、圧縮メモリー内の空き固定プロックを管理する手段を設け、固定プロック長を超える符号量となつたプロックラスタの符号は、複数の固定長プロックにまたがってデータを保持する様にしたものである。これにより、圧縮メモリ上での PDL の使用を容易にしたものである。

即ち、圧縮メモリを用いて画像データを圧縮

作することにより、実データを保持するに十分なデータ容量をもつメモリを使用する場合に対して大巾なコストダウンがはかれる効果がある。

またプロツクラスタ分の平均符号長程度の容量の固定長ブロックに区切って使用し、このプロツクラスタを単位に再生、変更、再符号化を行い、符号化の際に前記固定ブロック長を越える符号長となつたか否かを検知する手段及び圧縮メモリー内の空き固定長ブロックを管理する手段を設け、固定長を越える符号量となつたプロツクラスタの符号は、複数の固定長ブロックにまたがってデータを保持する様にすることによって可変長符号形式をとる圧縮法を用いて画像の収集操作を行うことを容易にするといった効果を有する。

なお上述の実施例では、PDLとしてPS(ボストスクリプト)を例に説明したが、他のPDLであってもよいのは勿論である。

また圧縮形式はADCTに限らず、他の直交変換符号化、予測符号化、ランレンジス符号化などであってもよい。

第6図は圧縮メモリのアドレスコントローラの構成図。

第7図は空バッファ領域管理回路の構成図。

第8図はフラグバッファの構成図。

第9図はソートの構成図。

第10図はフラグバッファ更新回路の構成図。

第11図は拡張プロツクラアドレスバッファの構成図。

第12図は第2の実施例を示す図である。

- 1…ホストコンピュータ
- 2…PDLインタプリタ
- 3…合成器
- 4…符号器
- 5…圧縮メモリ
- 6…復号器
- 7…セレクタ
- 8…圧縮メモリのアドレスコントローラ
- 9…空バッファ領域管理回路

また圖書は上書きに限らず、前のデータと後のデータを用いた演算(例えば乗算やAND, ORなどをとる)を行ってもよい。即ちオーバレイ、変調等の処理を行うこともできる。

またデコードされた出力信号はディスプレイ等の表示手段により表示するほか、レーザーヒームプリンタやインクジェットプリンタ、熱転写プリンタ等によりハードコピーを行うことができる。

[発明の効果]

以上の様に本発明によれば圧縮データを用いて多様な画像処理を行うことができる。

4. 図面の簡単な説明

第1図は本発明の特徴を最も良く表わす図。

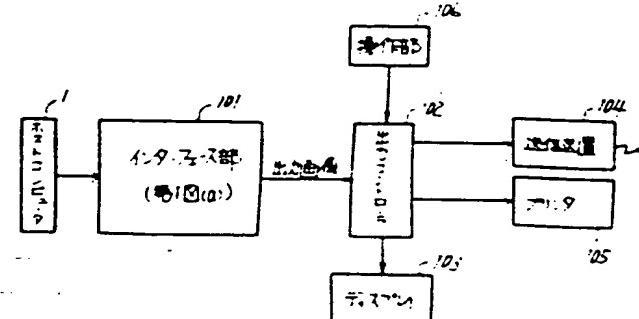
第2図は合成器の構成図。

第3図は合成器内のアドレスコントローラの構成図。

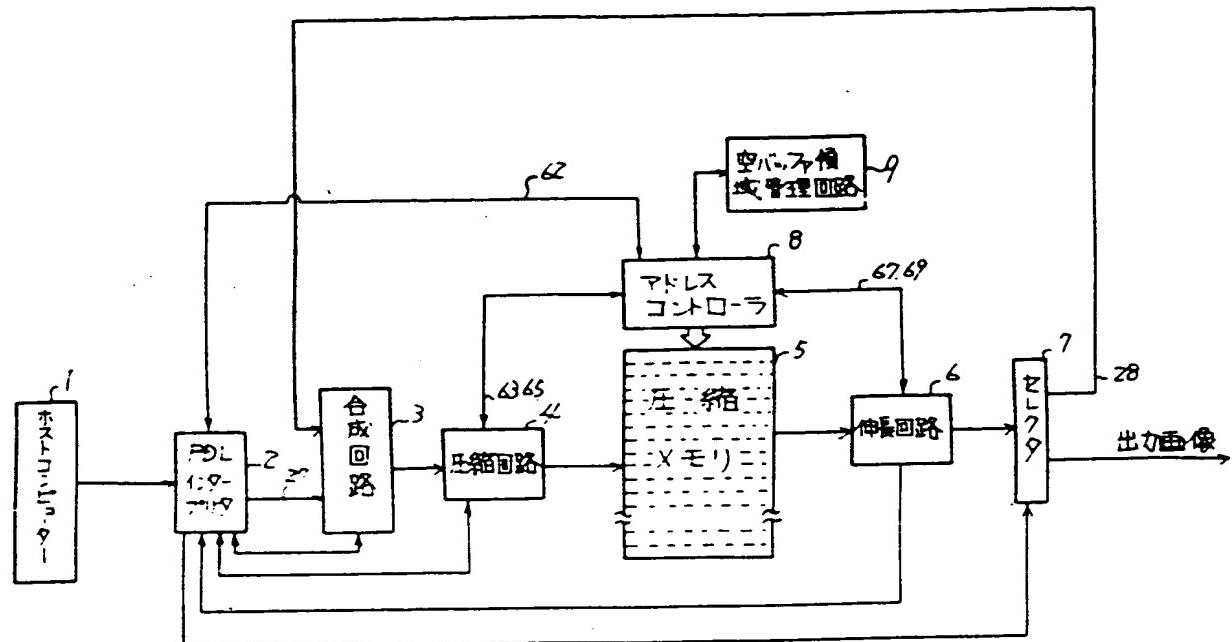
第4図は圧縮メモリ上の各プロツクラスタに対応するデータ領域を示す図。

第5図は圧縮メモリ上に保持されているデータの様子を表わす図。

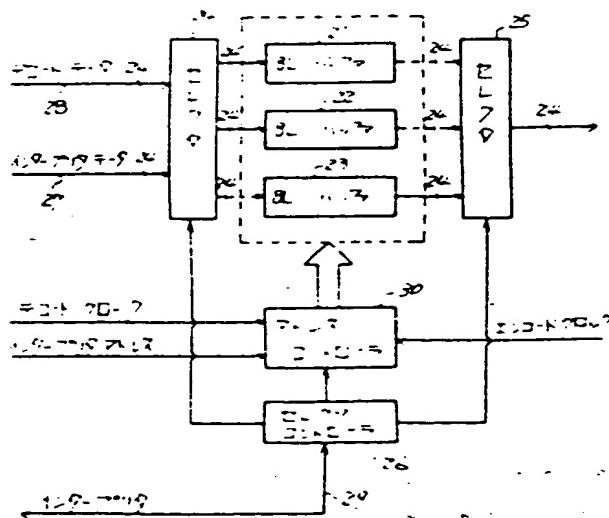
第1 図 (b)



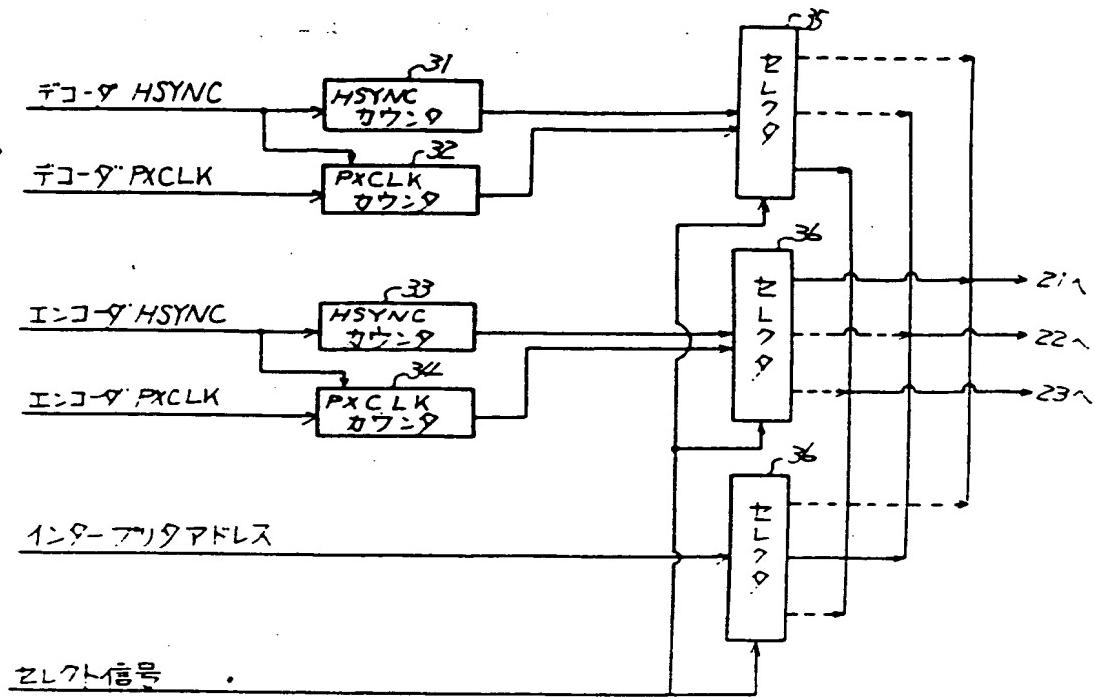
第1図(a)



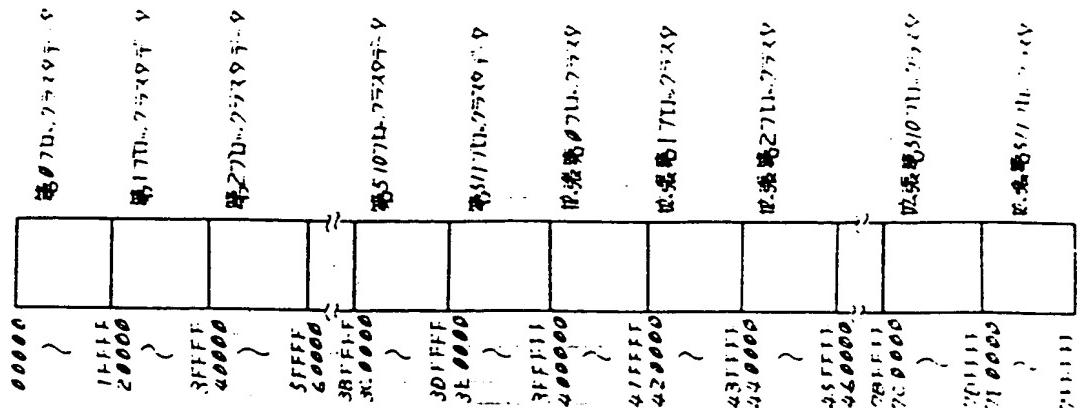
第2図



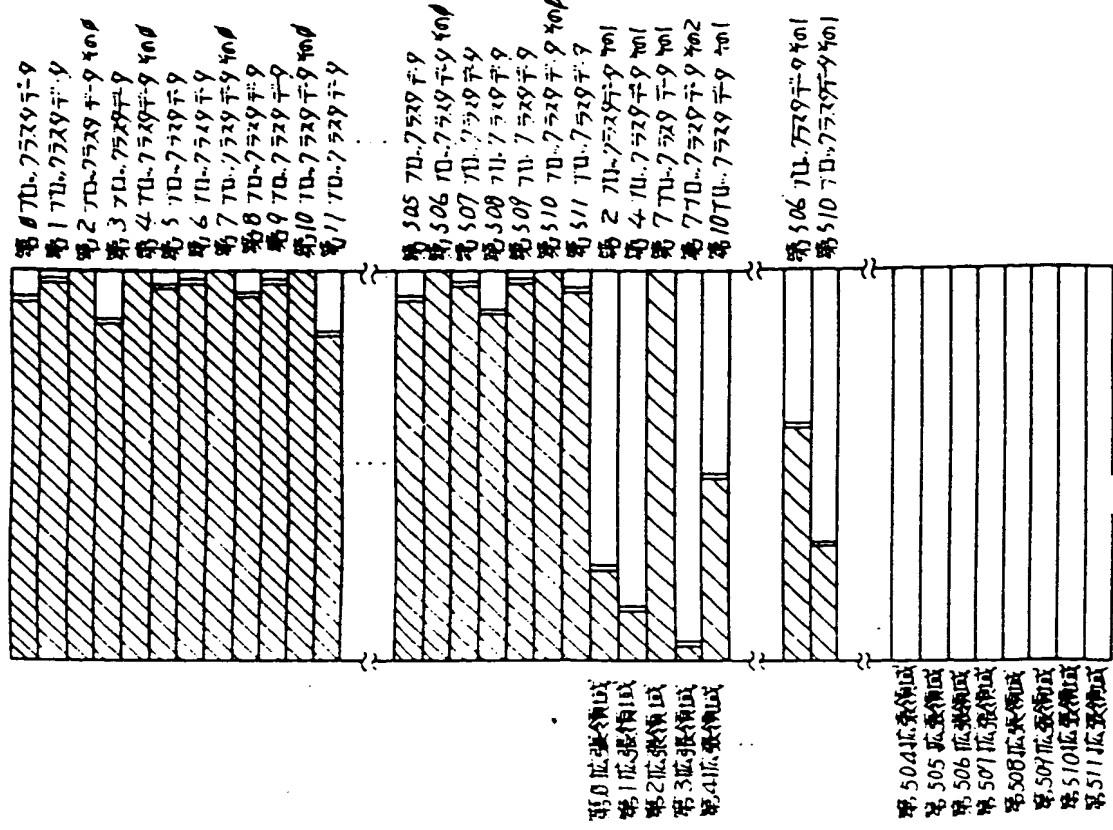
第3回



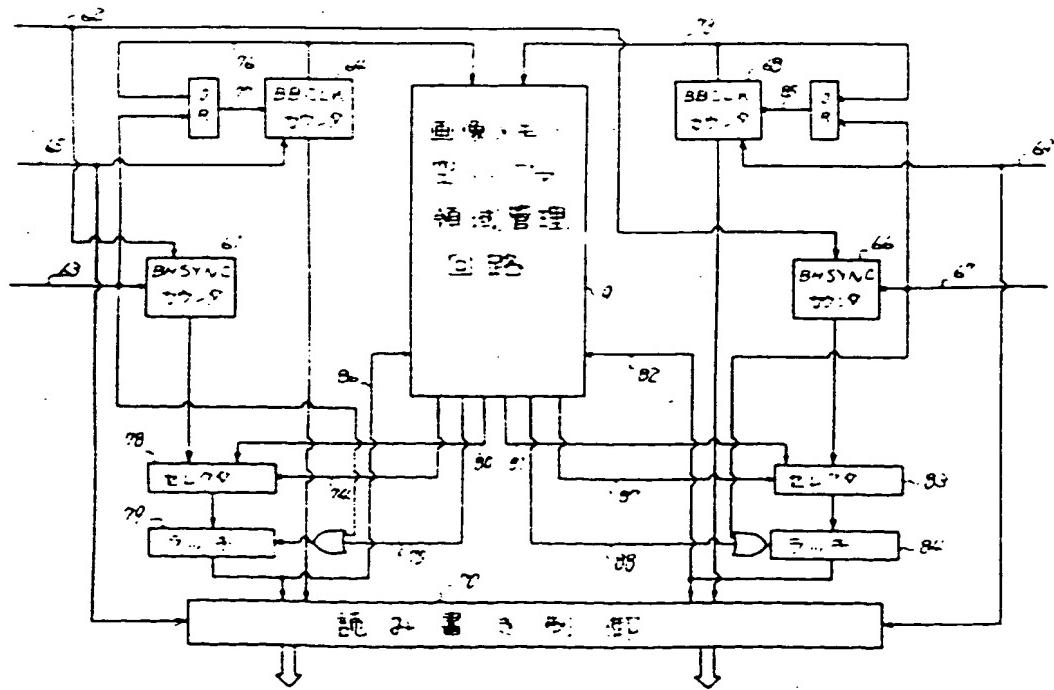
第4回



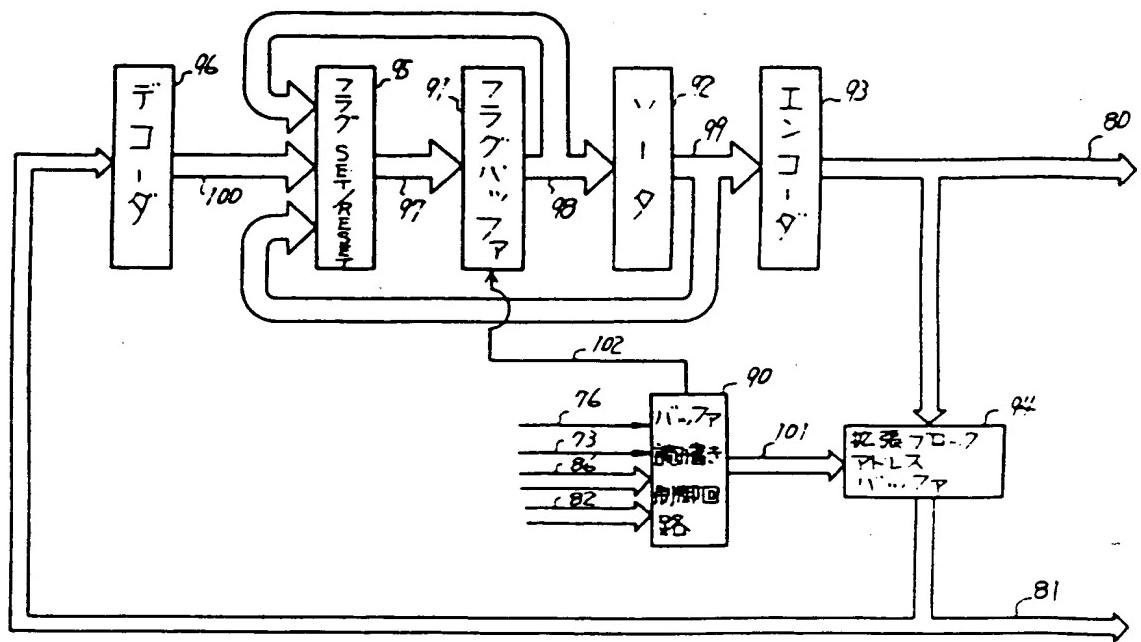
第5回



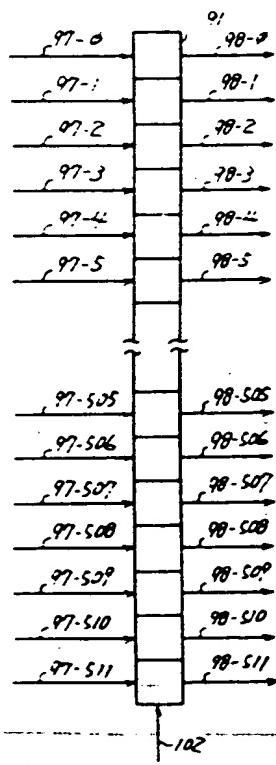
第6回



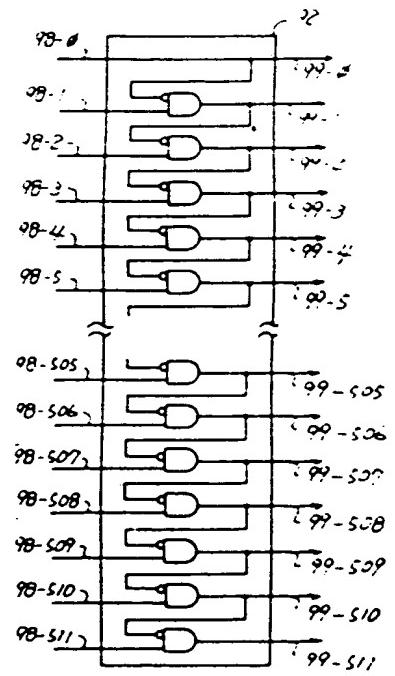
第7図



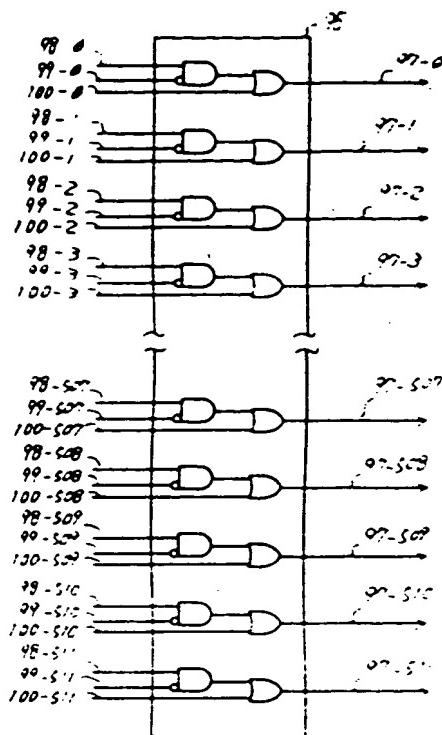
第8図



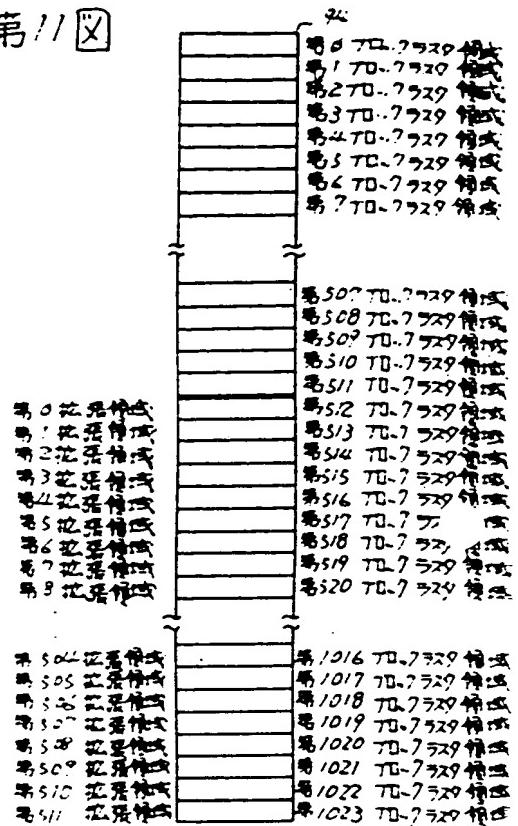
第9図



第10図



第11図



第12図

